

Docket No. 217778US2S

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Toru KOZU

GAU:

SERIAL NO: NEW APPLICATION

EXAMINER:

FILED: Herewith

FOR: OSCILLATION CIRCUIT OF CASCODE CONNECTION TYPE



REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS  
WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

COUNTRY

APPLICATION NUMBER

MONTH/DAY/YEAR

Japan

2000-399217

December 27, 2000

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number  
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
- ☐ (B) Application Serial No.(s)
- ☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,  
MAIER & NEUSTADT, P.C.

Marvin J. Spivak

Registration No. 24,913



22850

Tel. (703) 413-3000  
Fax. (703) 413-2220  
(OSMMN 10/98)

C. Irvin McClelland  
Registration Number 21,124

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

JC927 U.S. PTO  
10/025688  
12/26/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日  
Date of Application:

2000年12月27日

出 願 番 号  
Application Number:

特願2000-399217

出 願 人  
Applicant(s):

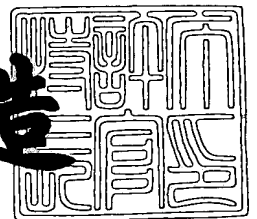
株式会社東芝

3/Privately  
Offer  
Muller  
5-9-03

2001年 9月 5日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3081989

【書類名】 特許願

【整理番号】 A000005038

【提出日】 平成12年12月27日

【あて先】 特許庁長官 殿

【国際特許分類】 H03K 3/00

【発明の名称】 発振回路

【請求項の数】 6

【発明者】

【住所又は居所】 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マ  
イクロエレクトロニクスセンター内

【氏名】 神津 徹

【特許出願人】

【識別番号】 000003078

【氏名又は名称】 株式会社 東芝

【代理人】

【識別番号】 100058479

【弁理士】

【氏名又は名称】 鈴江 武彦

【電話番号】 03-3502-3181

【選任した代理人】

【識別番号】 100084618

【弁理士】

【氏名又は名称】 村松 貞男

【選任した代理人】

【識別番号】 100068814

【弁理士】

【氏名又は名称】 坪井 淳

【選任した代理人】

【識別番号】 100092196

【弁理士】

【氏名又は名称】 橋本 良郎

【選任した代理人】

【識別番号】 100091351

【弁理士】

【氏名又は名称】 河野 哲

【選任した代理人】

【識別番号】 100088683

【弁理士】

【氏名又は名称】 中村 誠

【選任した代理人】

【識別番号】 100070437

【弁理士】

【氏名又は名称】 河井 将次

【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 発振回路

【特許請求の範囲】

【請求項 1】 発振信号がベースに入力され、エミッタが接地された第 1 トランジスタと、

前記第 1 トランジスタのコレクタにエミッタが接続され、コレクタが電源電圧に接続された第 2 トランジスタと、

前記第 1 トランジスタのコレクタと、前記第 2 トランジスタのエミッタとの間に設けられ、電源電圧の変化と比例する電圧降下を生じさせる負荷手段と

を具備し、

前記負荷手段での電圧降下により、前記第 1 トランジスタのベース・コレクタ間電圧の前記電源電圧依存性を低減する

ことを特徴とする発振回路。

【請求項 2】 前記負荷手段の電圧降下量は、前記電源電圧と連動して変動することにより、前記第 1 トランジスタのベース・コレクタ間電圧に負帰還を生じさせ、該ベース・コレクタ間電圧に及ぼす該電源電圧の変動の影響を低減することを特徴とする請求項 1 記載の発振回路。

【請求項 3】 前記第 2 トランジスタのベースから、前記負荷手段を経由して前記第 1 トランジスタのベースに達する電流経路において、

前記負荷手段における電圧降下のみが前記電源電圧の変化に依存する

ことを特徴とする請求項 1 または 2 記載の発振回路。

【請求項 4】 前記電源電圧の変化に対する前記負荷手段の電圧降下の変化量は、前記第 1 トランジスタ及び前記第 2 トランジスタのベース間電位差の変化量に実質的に等しい

ことを特徴とする請求項 1 乃至 3 いずれか 1 項記載の発振回路。

【請求項 5】 前記負荷手段は第 1 抵抗素子である

ことを特徴とする請求項 1 乃至 4 いずれか 1 項記載の発振回路。

【請求項 6】 一定の発振周波数の前記発振信号を出力する発振部と、前記第 1、第 2 トランジスタのベース間に設けられた第 2 抵抗素子と

を更に具備し、

前記電源電圧が変動した際の前記第 1 抵抗素子における電圧降下の変化量は、  
前記第 2 抵抗素子における電圧降下の変化量と実質的に等しい

ことを特徴とする請求項 5 記載の発振回路。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

この発明は、発振回路に関するもので、特にカスコード接続タイプの発振回路  
において、電源電圧の変化に伴う発振周波数の変動を防止するための技術に係る  
ものである。

【0 0 0 2】

【従来の技術】

従来より、特に高周波の発振回路にはカスコード接続が広く用いられている。  
カスコード接続とは、エミッタ接地回路とベース接地回路とを直列に接続するも  
のである。その特長は、総合利得はエミッタ接地回路と同等で、且つ帯域幅はベ  
ース接地回路の遮断周波数まで確保できるという点にあり、高周波発振回路に用  
いるのに適している。

【0 0 0 3】

従来のカスコード接続タイプのコレクタ接地発振回路の回路図を図 3 に示す。  
図示するように、電源電位  $V_{cc}$  と接地電位との間に、それぞれ  $R_1$ 、 $R_2$ 、 $R_3$   
の抵抗値を有する 3 つのバイアス抵抗 1 0 0、1 1 0、1 2 0 が設けられている。  
そして、バイアス抵抗 1 0 0、1 1 0 の接続ノードにベースが接続され、電源  
電位に負荷素子 1 3 0 を介してコレクタが接続された、ベース接地型のトランジ  
スタ  $Q_1$  と、バイアス抵抗素子 1 1 0、1 2 0 の接続ノードにベースが接続され  
、トランジスタ  $Q_1$  のエミッタにコレクタが接続され、エミッタが抵抗素子 1 4  
0 を介して接地電位に接続された、エミッタ接地型のトランジスタ  $Q_2$  を備えて  
いる。更に、トランジスタ  $Q_2$  のベースとなるノードには、LC 発振部 1 6 0 が  
接続され、トランジスタ  $Q_2$  のコレクタはコンデンサ 1 7 0 を介して接地電位に  
接続されている。

## 【0004】

上記構成の発振回路において、トランジスタQ1、Q2のベース間電位差（抵抗素子110での電圧降下）は $(R2 \cdot V_{cc}) / (R1 + R2 + R3)$ であり、バイアス抵抗100、110、120によって一義的に決まる。トランジスタQ2のベース・コレクタ間電圧 $V_{bc}$ は、 $((R2 \cdot V_{cc}) / (R1 + R2 + R3) - V_{be})$ である。 $V_{be}$ はトランジスタQ1のベース・エミッタ間電圧であり、ほぼ一定である。その為、電源電位 $V_{cc}$ が変動すると、トランジスタQ2のベース・コレクタ間電圧 $V_{bc}$ もそれに伴って変化する。

## 【0005】

また、トランジスタQ2は、ベース・コレクタ間に、ベース領域とコレクタ領域のpn接合で形成される空乏層に起因する寄生容量230を有している。その容量値 $C_{bc}$ は空乏層幅に依存し、その空乏層幅は上記ベース・コレクタ間電圧 $V_{bc}$ に依存する。

## 【0006】

このように、電源電位 $V_{cc}$ と共に変化するベース・コレクタ間電圧 $V_{bc}$ に、ベース・コレクタ間の寄生容量の容量値 $C_{bc}$ は依存する。そして、上記構成の発振回路の発振周波数 $f_{osc}$ は、基本的にはLC発振部160によって決まるが、寄生容量 $C_{bc}$ にも当然に影響を受ける。すなわち、電源電位 $V_{cc}$ が変動することによりベース・コレクタ間電圧 $V_{bc}$ が変動し、ベース・コレクタ間電圧 $V_{bc}$ が変動することにより寄生容量 $C_{bc}$ が変動し、寄生容量 $C_{bc}$ が変動することにより発振周波数 $f_{osc}$ が変動する。このように従来のカスコード接続タイプの発振回路では、電源電位 $V_{cc}$ が変動すると発振周波数 $f_{osc}$ も変動する（Pushing）という問題があった。

## 【0007】

## 【発明が解決しようとする課題】

上記従来のカスコード接続タイプの発振回路は、特に発振段に設けられたトランジスタの、ベース・コレクタ間に寄生的に存在する容量の容量値が、電源電位の変動に影響を受ける。そのため、電源電位の変動に伴って発振周波数が変動するという問題があった。

【 0 0 0 8 】

この発明は、上記事情に鑑みてなされたもので、その目的は、電源電位の変動による発振周波数の変動を抑制できる発振回路を提供することにある。

【 0 0 0 9 】

【課題を解決するための手段】

上記目的を達成するために、この発明に係る発振回路は、発振信号がベースに入力され、エミッタが接地された第1トランジスタと、前記第1トランジスタのコレクタにエミッタが接続され、コレクタが電源電圧に接続された第2トランジスタと、前記第1トランジスタのコレクタと、前記第2トランジスタのエミッタとの間に設けられ、電源電圧の変化と比例する電圧降下を生じさせる負荷手段とを具備し、前記負荷手段での電圧降下により、前記第1トランジスタのベース・コレクタ間電圧の前記電源電圧依存性を低減することを特徴としている。

【 0 0 1 0 】

また、上記発振回路において、前記負荷手段の電圧降下量は、前記電源電圧と連動して変動することにより、前記第1トランジスタのベース・コレクタ間電圧に負帰還を生じさせ、該ベース・コレクタ間電圧に及ぼす該電源電圧の変動の影響を低減することを特徴としている。

【 0 0 1 1 】

更に、前記第2トランジスタのベースから、前記負荷手段を経由して前記第1トランジスタのベースに達する電流経路において、前記負荷手段における電圧降下のみが前記電源電圧の変化に依存することを特徴としている。

【 0 0 1 2 】

更に、前記電源電圧の変化に対する前記負荷手段の電圧降下の変化量は、前記第1トランジスタ及び前記第2トランジスタのベース間電位差の変化量に実質的に等しいことを特徴としている。

【 0 0 1 3 】

上記構成を有するカスコード接続タイプの発振回路であると、ベース接地トランジスタのエミッタとエミッタ接地トランジスタのコレクタとの間に電源電圧の変化に比例して電圧降下を生じさせる負荷手段を設けている。これにより、エミ



ツタ接地トランジスタのベース・コレクタ間電圧の電源電圧に対する依存性を実質的に打ち消すことが出来る。その結果、ベース・コレクタ間に寄生的に存在する寄生容量の容量値は電源電位にほぼ独立となるので、本発振回路の発振周波数を、電源電位の変動に影響を受けない安定したものとする事が出来る。

【 0 0 1 4 】

【発明の実施の形態】

以下、この発明の実施形態を図面を参照して説明する。この説明に際し、全図にわたり、共通する部分には共通する参照符号を付す。

【 0 0 1 5 】

この発明の一実施形態に係る発振回路について、図 1 を用いて説明する。図 1 はカスコード接続タイプのコレクタ接地発振回路の回路図である。

【 0 0 1 6 】

図示するように、電源電位  $V_{cc}$  と接地電位との間に、それぞれ  $R_1$ 、 $R_2$ 、 $R_3$  の抵抗値を有する 3 つのバイアス抵抗 10、11（第 2 抵抗素子）、12 が設けられている。そして、バイアス抵抗 10、11 の接続ノードにベースが接続され、電源電位に負荷素子 13 を介してコレクタが接続された、ベース接地  $n p n$  型バイポーラトランジスタ  $Q_1$ （第 2 トランジスタ）と、バイアス抵抗素子 11、12 の接続ノードにベースが接続され、トランジスタ  $Q_1$  のエミッタにコレクタが接続され、エミッタが抵抗素子 14 を介して接地電位に接続された、エミッタ接地  $n p n$  型バイポーラトランジスタ  $Q_2$ （第 1 トランジスタ）を備えている。また、トランジスタ  $Q_1$  のエミッタとトランジスタ  $Q_2$  のコレクタとの間には、抵抗値  $R_c$  の抵抗素子 15（負荷手段）が設けられている。更に、トランジスタ  $Q_2$  のベースとなるノードには、 $LC$  発振部 16 が接続され、トランジスタ  $Q_2$  のコレクタはコンデンサ 17 を介して接地電位に接続されている。 $LC$  発振部 16 は、トランジスタ  $Q_2$  のベースと接地電位間に直列に設けられたコンデンサ 18、19 と、上記ベースに一方の電極が接続されたコンデンサ 20 と、このコンデンサ 20 の他方の電極と接地電位間にそれぞれ接続されたインダクタ 21、コンデンサ 22 とを備えている。なお、コンデンサ 18、19 の接続ノードはトランジスタ  $Q_2$  のエミッタへ接続されている。ここで、トランジスタ  $Q_2$  のベー

ス・コレクタ間のコンデンサ 23 は、寄生的に存在する寄生容量であって、その容量値を  $C_{bc}$  とする。

## 【0017】

従来技術で説明したように、電源電位  $V_{cc}$  の変動により発振周波数  $f_{osc}$  が変動する (Pushing) 主原因は、電源電位  $V_{cc}$  の変動によりトランジスタ Q2 のベース・コレクタ間電圧  $V_{bc}$  が変動し、それにより寄生容量 23 の容量値  $C_{bc}$  が変動することにある。よって、ベース・コレクタ間電圧  $V_{bc}$  を一定に保つことが出来れば、発振周波数  $f_{osc}$  の変動を防止できる。

## 【0018】

上記発振回路において、抵抗素子 15 に流れる電流  $I$  の近似式は、

$$I = (R_3 \cdot V_{cc} / (R_1 + R_2 + R_3) - V_{be}) / R_4$$

で表され、抵抗素子 11 の両端に発生する電圧  $V(R_2)$  は、

$$V(R_2) = V_{be} + I \cdot R_c + V_{bc}$$

であるから、 $V_{bc}$  は、

$$V_{bc} = (R_2 - R_3 \cdot R_c / R_4) \cdot V_{cc} / (R_1 + R_2 + R_3) - (1 - R_c / R_4) \cdot V_{be}$$

である。上式より、 $V_{bc}$  の  $V_{cc}$  に対する依存係数  $k$  は、

$$k = (R_2 - R_3 \cdot R_c / R_4) / (R_1 + R_2 + R_3)$$

である。すなわち、 $k = 0$  の条件下で  $V_{bc}$  は  $V_{cc}$  に依存しないことになる。その条件を満たすには、トランジスタ Q1 のエミッタとトランジスタ Q2 のコレクタ間に設けた抵抗素子 15 の抵抗値  $R_c$  に、

$$R_c = R_2 \cdot R_4 / R_3$$

なる関係を持たせればよい。その結果、トランジスタ Q2 のベース・コレクタ間電圧  $V_{bc}$  は、

$$V_{bc} = (R_c / R_4 - 1) V_{be} = (R_2 / R_3 - 1) \cdot V_{be}$$

となり、電源電位  $V_{cc}$  に依存しない量となる。よって、トランジスタ Q2 のベース・コレクタ間の寄生容量 23 の容量値  $C_{bc}$  も電源電位  $V_{cc}$  に独立となり、発振周波数の電源電位  $V_{cc}$  による変動を防止できる。

## 【0019】

上記式を用いて行った説明を、図 2 を用いて定性的に説明する。図 2 は時間と共に電源電位  $V_{cc}$  が変動した場合の、抵抗素子 1 1 の両端の電圧  $V(R_2)$ 、抵抗素子 1 5 の両端の電圧  $V(R_c)$ 、及び抵抗素子 1 5 に流れる電流  $I$  の変化を示す図である。なお、抵抗素子 1 1 の抵抗値  $R_c$  は  $R_2 \cdot R_4 / R_3$  に設定されているものとする。また電圧に対しては、抵抗素子 1 1 と 1 2 との接続ノード（トランジスタ  $Q_2$  のベース）の電位を基準にプロットしたものである。

## 【 0 0 2 0 】

電源電位  $V_{cc}$  が増加すると、それに比例して抵抗素子 1 1 の両端に発生する電圧  $V(R_2)$  も増加する。従来のように抵抗素子 1 5 を設けない場合、 $V(R_2) = V_{be} + V_{bc}$  であり、且つ  $V_{be}$  はほぼ一定であるため、電源電位  $V_{cc}$  の増加は  $V_{bc}$  に直接影響を与える。しかし、本実施形態では抵抗素子 1 5 を設けているので、 $V(R_2) - V_{be}$  という電位差を  $V_{bc}$  と  $V(R_c)$  で分圧することになる。この時、抵抗素子 1 5 の抵抗値  $R_c$  に、 $R_c = R_2 \cdot R_4 / R_3$  なる関係を持たせると、抵抗素子 1 5 の両端に発生する電圧  $V(R_c)$  は、図 2 に示すように  $V(R_2)$  と同じ量だけ変動する。すなわち、 $V(R_2)$  と  $V(R_c)$  の時間に対する変化を示す曲線が互いに平行になる。その結果、電源電位  $V_{cc}$  が変動しても  $V(R_2) - V(R_c)$  の値は一定であり、この電位差を  $V_{be}$  と  $V_{bc}$  で分け合うことになる。そして、前述の通り  $V_{be}$  はほぼ一定であるので、 $V_{bc}$  も電源電位  $V_{cc}$  に依存せず一定となる。

## 【 0 0 2 1 】

上記のことは、次のように言い換えることが出来る。従来の抵抗素子 1 5 を設けない場合には、トランジスタ  $Q_1$  のエミッタ電位及びトランジスタ  $Q_2$  のコレクタ電位は、バイアス抵抗 1 0 ～ 1 2 の抵抗値  $R_1 \sim R_3$  と電源電位  $V_{cc}$  によって一義的に決定する。このトランジスタ  $Q_1$  のエミッタとトランジスタ  $Q_2$  のコレクタとの間に抵抗素子 1 5 を設けることは、トランジスタ  $Q_2$  のコレクタ電位を決定する要因の中に、電流に依存する要素を追加することになる。すなわち、トランジスタ  $Q_1$  のエミッタとトランジスタ  $Q_2$  のベースとの間の電位差は、バイアス抵抗 1 0 ～ 1 2 の抵抗値  $R_1 \sim R_3$  と電源電位  $V_{cc}$ 、及びベース・エミッタ間電圧  $V_{be}$  で決まる。その決められた電位差を、抵抗素子 1 5 での電圧降下と

、トランジスタQ2のベース・コレクタ間電圧 $V_{bc}$ で分圧する事になる。抵抗素子15での電圧降下は流れる電流 $I$ に当然依存するが、この電流 $I$ は電源電位 $V_{cc}$ の変動に連動して変化する。そのため、電源電位 $V_{cc}$ が増大した場合には電流 $I$ も増大して、トランジスタQ1のエミッタとトランジスタQ2のベースとの間の電位差において抵抗素子15での電圧降下の占める割合が増大する。逆に、電源電位 $V_{cc}$ が減少した場合には電流 $I$ も増大するので、抵抗素子15での電圧降下の占める割合が増大する。このように、電源電位 $V_{cc}$ が増大した際に、従来はそれによって $V_{bc}$ も増大したが、本実施形態では抵抗素子15での電圧降下も上昇するために $V_{bc}$ の増大が抑えられるという、電源電位 $V_{cc}$ の変化に対する負帰還が生じているのである。

#### 【0022】

上記のように、本実施形態によればカスコード接続タイプの発振回路において、ベース接地回路のエミッタとエミッタ接地回路のコレクタとの間に適当な抵抗値に設定した抵抗素子15を設けている。これによりエミッタ接地されたトランジスタQ2のベース・コレクタ間電圧 $V_{bc}$ の電源電圧 $V_{cc}$ に対する依存性をうち消すことが出来る。その結果、ベース・コレクタ間に寄生的に存在する寄生容量の容量値 $C_{bc}$ は電源電位 $V_{cc}$ に独立となるので、本発振回路の発振周波数 $f_{osc}$ を、電源電位 $V_{cc}$ の変動に影響を受けずに安定化させることが出来る。

#### 【0023】

なお、本実施形態ではnpn型バイポーラトランジスタを用いたコレクタ接地型発振回路を例に挙げて説明したが、pnp型を用いても構わないし、コレクタ接地型の発振回路に限定されるものでもない。更に、バイポーラトランジスタのみで構成した発振回路だけでなく、MOSトランジスタにより構成したもの、またはバイポーラトランジスタとMOSトランジスタとを組み合わせ構成したカスコード接続タイプの発振回路にも適用することが可能である。

#### 【0024】

また、抵抗素子15の抵抗値 $R_c$ は、トランジスタQ2のベース・コレクタ間電圧 $V_{bc}$ の電源電位 $V_{cc}$ 依存性を完全に打ち消すことができる値に限定されるものではなく、使用上、問題のない程度の範囲で設定すれば良い。

【 0 0 2 5 】

更に、上記実施形態における発振回路は上記構成のものに限られるものではなく、例えばバイアス抵抗 1 0 ～ 1 1 を電流源や電圧源、抵抗、そしてそれらの複合回路で構成しても良い。また、抵抗素子 1 5 も純粋な抵抗素子に限らず、抵抗としての機能をするものであれば良く、例えば所望の抵抗値の得られる金属配線等の寄生抵抗でも構わない。

【 0 0 2 6 】

なお、本願発明は上記実施形態に限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で種々に変形することが可能である。更に、上記実施形態には種々の段階の発明が含まれており、開示される複数の構成要件における適宜な組み合わせにより種々の発明が抽出されうる。例えば、実施形態に示される全構成要件からいくつかの構成要件が削除されても、発明が解決しようとする課題の欄で述べた課題が解決でき、発明の効果の欄で述べられている効果が得られる場合には、この構成要件が削除された構成が発明として抽出されうる。

【 0 0 2 7 】

【発明の効果】

以上説明したように、この発明によれば、電源電位の変動による発振周波数の変動を抑制できる発振回路を提供できる。

【図面の簡単な説明】

【図 1】

この発明の一実施形態に係る発振回路の回路図。

【図 2】

この発明の一実施形態に係る発振回路の各電圧の変化を示すグラフ。

【図 3】

従来の発振回路の回路図。

【符号の説明】

- 1 0 ～ 1 2、1 4、1 5、1 0 0 ～ 1 2 0、1 4 0、1 5 0 …抵抗素子
- 1 3、1 3 0 …負荷素子
- 1 6、1 6 0 …L C 発振部

17~19、20、22、170…コンデンサ

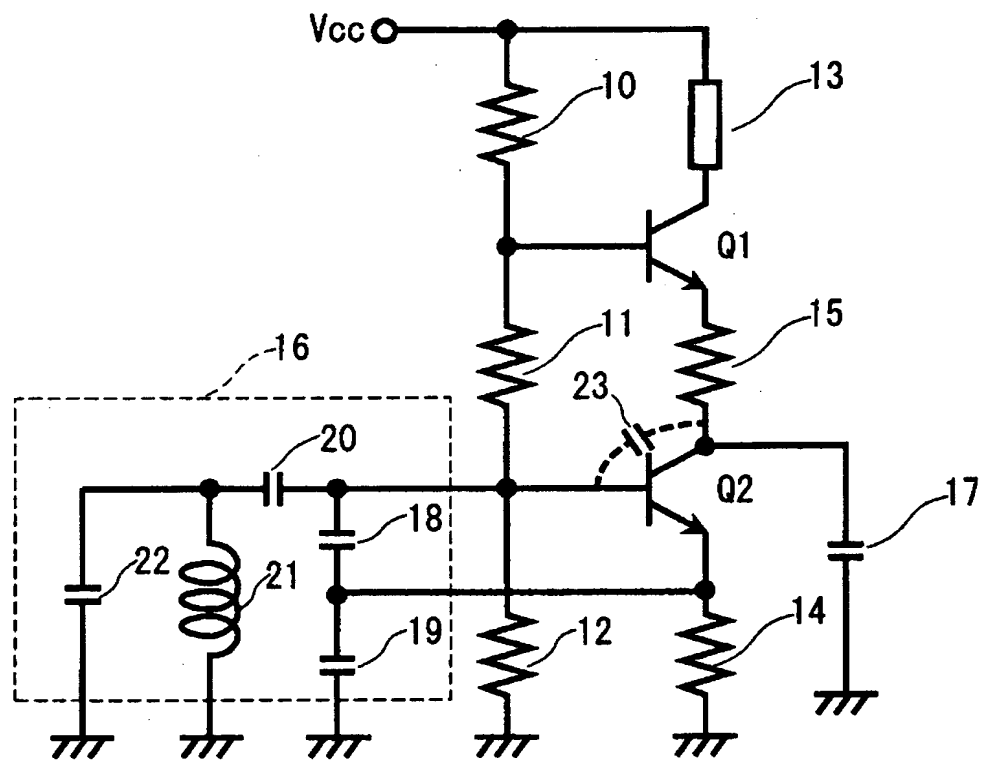
21…インダクタ

23、230…寄生容量

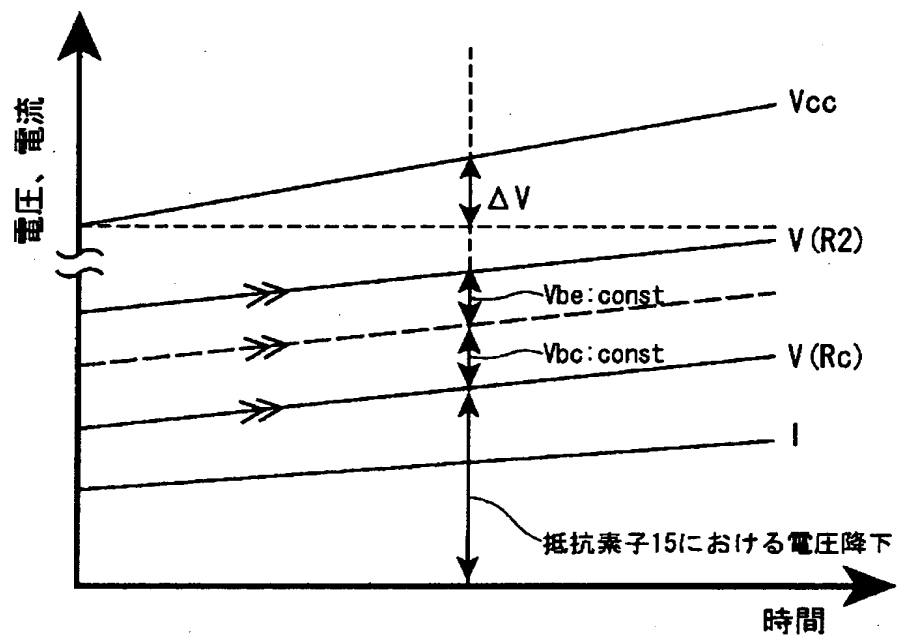
【書類名】

図面

【図 1】

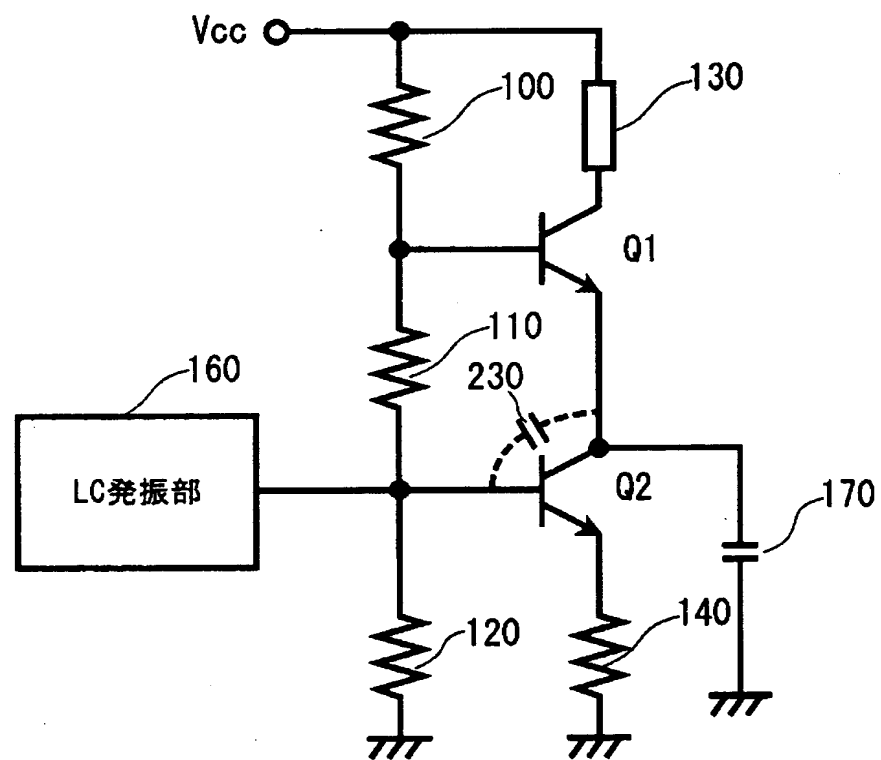


【図 2】





【図3】



【書類名】 要約書

【要約】

【課題】 電源電位の変動による発振周波数の変動を抑制できる発振回路を提供すること。

【解決手段】 トランジスタQ1のエミッタとトランジスタQ2のコレクタとの間に抵抗素子15を設けることを特徴としている。抵抗素子15を設けることで、トランジスタQ2のコレクタ電位を決定する要因の中に、電流に依存する要素を追加することになる。この抵抗素子15での電圧降下量は電源電位の変動に従って変動するので、電源電位Vccの変化に対する負帰還がコレクタ電位に生じる。そして、抵抗素子15の抵抗値Rcを適当な値に設定してやれば、電源電位Vc  
cの変動に対してVbcは殆ど影響を受けないことになるので、寄生容量値Cbcも一定となり、発振周波数foscの変動を抑制できる。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000003078]

1. 変更年月日 1990年 8月22日  
[変更理由] 新規登録  
住 所 神奈川県川崎市幸区堀川町72番地  
氏 名 株式会社東芝
2. 変更年月日 2001年 7月 2日  
[変更理由] 住所変更  
住 所 東京都港区芝浦一丁目1番1号  
氏 名 株式会社東芝